

УТВЕРЖДАЮ
 Декан факультета

 (подпись) Страхов С. Ю.
 ФИО
 «___» _____ 20__

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ ВЫЧИСЛИТЕЛЬНЫЕ УСТРОЙСТВА И СИСТЕМЫ

Направление/специальность подготовки	11.05.01 Радиоэлектронные системы и комплексы
Специализация/профиль/программа подготовки	Радиолокационные системы и комплексы
Уровень высшего образования	Специалитет
Форма обучения	Очная
Факультет	И Информационных и управляющих систем
Выпускающая кафедра	И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ
Кафедра-разработчик рабочей программы	И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ

КУРС	СЕМЕСТР	ОБЩАЯ ТРУДОЁМКОСТЬ (ЗАЧЕТНЫХ ЕДИНИЦ)	ЧАСЫ (по наличию видов занятий)									ВИД ПРОМЕЖУТОЧНОГО КОНТРОЛЯ
			ОБЩАЯ ТРУДОЁМКОСТЬ	АУДИТОРНЫЕ ЗАНЯТИЯ				САМОСТОЯТЕЛЬНАЯ РАБОТА				
				ВСЕГО	ЛЕКЦИИ	ЛАБОРАТОРНЫЙ ПРАКТИКУМ	ПРАКТИЧЕСКИЕ ЗАНЯТИЯ	ВСЕГО	КУРСОВОЙ ПРОЕКТ	КУРСОВАЯ РАБОТА	ДРУГИЕ ВИДЫ САМОСТ. РАБОТЫ	
4	7	4	144	68	34	0	34	76	0	0	76	ЭКЗ.

ЛИСТ СОГЛАСОВАНИЯ

РАБОЧАЯ ПРОГРАММА СОСТАВЛЕНА В СООТВЕТСТВИИ С ТРЕБОВАНИЯМИ ФЕДЕРАЛЬНОГО
ГОСУДАРСТВЕННОГО ОБРАЗОВАТЕЛЬНОГО СТАНДАРТА ВЫСШЕГО ОБРАЗОВАНИЯ (ФГОС ВО)

11.05.01 Радиоэлектронные системы и комплексы

год набора группы: 2024

Программу составил:

Кафедра И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ
Сотникова Наталья Викторовна, к.т.н., доцент, доцент

Программа рассмотрена
на заседании кафедры-разработчика
рабочей программы **И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ**

Заведующий кафедрой Страхов С.Ю., д.т.н., проф.

Программа рассмотрена
на заседании выпускающей кафедры

И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ

Заведующий кафедрой Страхов С.Ю., д.т.н., проф.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ ВЫЧИСЛИТЕЛЬНЫЕ УСТРОЙСТВА И СИСТЕМЫ

Разделы рабочей программы

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ
2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО
3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ
4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ
5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ
6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Приложения к рабочей программе дисциплины

- Приложение 1. Аннотация рабочей программы
- Приложение 2. Технологии и формы обучения
- Приложение 3. Фонды оценочных средств

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью освоения дисциплины является формирование следующих компетенций:

ПСК-1 — способность осуществлять анализ состояния научно-технической проблемы, определять цели и выполнять постановку задач проектирования
ПСК-2 — способность разрабатывать структурные и функциональные схемы радиоэлектронных систем и комплексов, а также принципиальные схемы радиоэлектронных устройств с применением современных САПР и пакетов прикладных программ
ПСК-4 — способность разрабатывать цифровые радиотехнические устройства на современной цифровой элементной базе с использованием современных пакетов прикладных программ

Формированию компетенций служит достижение следующих результатов образования:

ПСК-1

знания:

знать принципы построения вычислительных систем;

умения:

уметь находить информацию о вычислительных устройствах и системах различного назначения
понимать их характеристики;

ПСК-2

знания:

знать архитектуру ЭВМ;

умения:

уметь разрабатывать структурные и функциональные схемы микропроцессорных устройств;

навыки:

иметь навык работы в САПР.

ПСК-4

знания:

знать функциональные узлы цифровых устройств;

умения:

уметь разрабатывать вычислительные устройства различного назначения с использованием современной элементной базы;

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Дисциплина **ВЫЧИСЛИТЕЛЬНЫЕ УСТРОЙСТВА И СИСТЕМЫ** является дисциплиной **части, формируемой участниками образовательных отношений блока 1**, программы подготовки по направлению *11.05.01 Радиоэлектронные системы и комплексы*.

Содержание дисциплины является логическим продолжением дисциплин: **МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА**.

Содержание дисциплины является основой для освоения дисциплин: **ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ, НАДЕЖНОСТЬ РАДИОТЕХНИЧЕСКИХ СИСТЕМ**.

Предварительные компетенции, сформированные у обучающегося до начала изучения дисциплины:

- ОПК-5 — Способен выполнять опытно-конструкторские работы с учетом требований нормативных документов в области радиоэлектронной техники и информационно-коммуникационных технологий
- ОПК-8 — Способен использовать современные программные и инструментальные средства компьютерного моделирования для решения различных исследовательских и профессиональных задач
- ПСК-1 — Способен осуществлять анализ состояния научно-технической проблемы, определять цели и выполнять постановку задач проектирования
- ПСК-2 — Способен разрабатывать структурные и функциональные схемы радиоэлектронных систем и комплексов, а также принципиальные схемы радиоэлектронных устройств с применением современных САПР и пакетов прикладных программ
- ПСК-3 — Способен осуществлять проектирование конструкций электронных средств с применением современных САПР и пакетов прикладных программ
- ПСК-4 — Способен разрабатывать цифровые радиотехнические устройства на современной цифровой элементной базе с использованием современных пакетов прикладных программ

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины составляет 4 з.е., 144 ч.

3.1. Содержание (дидактика) дисциплины

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %		
				ВСЕГО	Лекции	Практические занятия		ПСК-1	ПСК-2	ПСК-4
4	7	Раздел 1. Введение. Основные сведения. История развития вычислительных систем. Введение в микропроцессорную технику. Основные определения. Обобщенная структура микропроцессорной системы.	6	2	2	0	4	10	10	10
4	7	Раздел 2. Архитектура процессора и система команд. 2.1. Устройства получения информации. Датчики, первичные преобразователи. 2.2. Каналы передачи данных, требования, форматы, аппаратные средства. 2.3. АЦП и ЦАП. 2.4. Микропроцессоры, их классификация, архитектура, принципы, система команд, программное обеспечение. 2.5. Вспомогательные микросхемы, чипсеты. 2.6 Адресация операндов. 2.7 Таймеры.	24	20	4	16	4	10	10	10
4	7	Раздел 3. Обмен информацией в вычислительных системах. 3.1 Последовательный режим обмена информацией. 3.2 Параллельный режим обмена информацией. 3.3 Современные системные шины и интерфейсы периферийных устройств.	30	16	4	12	14	20	20	20
4	7	Раздел 4. Система прерываний микропроцессорной системы. 4.1 Последовательность действий при прерываниях. 4.2 Система приоритетов. 4.3 Идентификация прерывающего устройства.	8	4	4	0	4	10	10	10
4	7	Раздел 5. Система памяти. 5.1 Классификация запоминающих устройств. Описание. Принципы работы. 5.2 Параметры запоминающих устройств.	21	10	4	6	11	10	10	10
4	7	Раздел 6. Внешние устройства ЭВМ и ПЭВМ. 6.1. Средства связи и телекоммуникации. 6.2. Устройства ввода информации. 6.3. Устройства вывода информации. 6.4. Диалоговые средства пользователя. 6.5. Внешняя память, накопители.	8	4	4	0	4	10	10	10
4	7	Раздел 7. Параллельные вычислительные системы. 7.1 Организация параллельных вычислений. Закон Амдала. Закон Густафсона. Закон Сана и Ная. Метрика Карпа-Флетта. 7.2 Классификация архитектур по параллельной обработке данных. 7.3 Организация когерентности многоуровневой иерархической памяти.	13	4	4	0	9	10	10	10
4	7	Раздел 8. Способы организации высокопроизводительных процессоров. 8.1 Ассоциативные процессоры. 8.2 Конвейерные процессоры. 8.3 Матричные процессоры. 8.4 Клеточные и ДНК-процессоры. 8.5 Коммуникационные процессоры.	14	4	4	0	10	10	10	10
4	7	Раздел 9. Вычислительные сети. 9.1 Классификация вычислительных сетей. 9.2 Топологии вычислительных сетей. 9.3 Организация управления вычислительных сетей. 9.4 Виды локальных вычислительных сетей. 9.5 Базовые технологии локальных сетей и актуальные локальные вычислительные сети. 9.6 Общие сведения о сети Internet. 9.7 Базовые пользовательские технологии работы в Internet.	20	4	4	0	16	10	10	10
Всего за 7 семестр			144	68	34	34	76	100	100	100
Всего по дисциплине			144	68	34	34	76	100	100	100

3.2. Аудиторный практикум

№ п/п	Номер и наименование раздела дисциплины	Тема практического занятия	Объем, ауд. часов
1	Раздел 2. Архитектура процессора и система команд.	Выполнение первой части проекта по разработке микропроцессорного устройства	16
2	Раздел 3. Обмен информацией в вычислительных системах.	Выполнение второй части проекта по разработке микропроцессорного устройства	12
3	Раздел 5. Система памяти.	Выполнение 3 части проекта по разработке микропроцессорного устройства	6
Всего за 7 семестр			34

3.3. Самостоятельная работа студента (СРС)

№ п/п	Номер и наименование раздела дисциплины	Содержание учебного задания	Объем, часов
1	Раздел 1. Введение.	Изучение предусмотренных программой дидактических единиц раздела 1 с использованием рекомендуемой литературы	4

2	Раздел 2. Архитектура процессора и система команд.	Изучение предусмотренных программой дидактических единиц раздела 2 с использованием рекомендуемой литературы	4
3	Раздел 3. Обмен информацией в вычислительных системах.	Изучение предусмотренных программой дидактических единиц раздела 3 с использованием рекомендуемой литературы	14
4	Раздел 4. Система прерываний микропроцессорной системы.	Изучение предусмотренных программой дидактических единиц раздела 4 с использованием рекомендуемой литературы	4
5	Раздел 5. Система памяти.	Изучение предусмотренных программой дидактических единиц раздела 5 с использованием рекомендуемой литературы	11
6	Раздел 6. Внешние устройства ЭВМ и ПЭВМ.	Изучение предусмотренных программой дидактических единиц раздела 6 с использованием рекомендуемой литературы	4
7	Раздел 7. Параллельные вычислительные системы.	Изучение предусмотренных программой дидактических единиц раздела 7 с использованием рекомендуемой литературы	9
8	Раздел 8. Способы организации высокопроизводительных процессоров.	Изучение предусмотренных программой дидактических единиц раздела 8 с использованием рекомендуемой литературы	10
9	Раздел 9. Вычислительные сети.	Изучение предусмотренных программой дидактических единиц раздела 9 с использованием рекомендуемой литературы	16
Всего за 7 семестр			76

4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

СЕМЕСТР	НЕДЕЛИ СЕМЕСТРА																
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
7	ТекК		ТекК	Отч. по ПЗ	ДР	ТекК	ДР	Отч. по ПЗ	ТекК		ТекК	Отч. по ПЗ	ДР				

Условные обозначения:

- ДР – диагностическая работа;
- ТекК – вопросы для текущего контроля;
- Отч. по ПЗ – отчет по практическому заданию.

Текущий контроль успеваемости студентов проводится в дискретные временные интервалы в следующих формах:

- диагностическая работа;
- вопросы для текущего контроля;
- отчет по практическому заданию.

Промежуточная аттестация проводится в формах:

- экзамен.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1. Основная литература по дисциплине:

1. В. В. Воеводин, Вл. В. Воеводин. . Параллельные вычисления. СПб.: БХВ-Петербург, 2015, эл. рес.
2. В. Л. Бройдо, О. П. Ильина. . Архитектура ЭВМ и систем. СПб.: Питер, 2009, эл. рес.
3. О. М. Замятина. . Вычислительные системы, сети и телекоммуникации. Моделирование сетей. Москва: Юрайт, 2020, эл. рес.
4. Э. Таненбаум. . Архитектура компьютера. СПб.: Питер, 2003, 20 экз.
5. Э. Таненбаум. . Компьютерные сети. СПб.: Питер, 2008, 50 экз.

5.2. Дополнительная литература по дисциплине:

не требуется.

5.3. Периодические издания:

1. Радиотехника – XXI век.

5.4. Перечень ресурсов информационно-телекоммуникационной сети "Интернет", необходимых для освоения дисциплины, электронные библиотечные системы:

1. <http://e.lanbook.com> — ЭБС Лань;
2. <http://library.voenmeh.ru/> — Фундаментальная библиотека БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова.

Современные профессиональные базы данных:

1. <https://rusneb.ru> – Национальная электронная библиотека (НЭБ);
2. <https://cyberleninka.ru/> - Научная электронная библиотека «Киберленинка»;
<http://www.rfbr.ru/rffi/ru/library> - Полнотекстовая электронная библиотека Российского фонда фундаментальных исследований.

Информационные справочные системы:

1. Техэксперт – Информационный портал технического регулирования: Нормы, правила, стандарты РФ;
2. http://library.voenmeh.ru/jirbis2/index.php?option=com_irbis&view=irbis&Itemid=457 - БД ГОСТов собственной генерации БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова;
3. <http://www.consultant.ru/>- КонсультантПлюс- информационный портал правовой информации.

5.5. Программное обеспечение:

1. NI Multisim - академическая версия.

5.6. Информационные технологии:

взаимодействие с обучающимися посредством ЭИОС Moodle БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова.

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Лекционные занятия:

специализированные требования по оборудованию отсутствуют; аудитория с посадочными местами по количеству студентов; доска.

6.2. Практические занятия:

1. Проектор;
2. NI Multisim - академическая версия.

6.3. Прочее:

1. рабочее место преподавателя, оснащенное компьютером с доступом в Интернет;
2. рабочие места студентов, оснащенные компьютерами с доступом в Интернет, предназначенные для работы в электронной образовательной среде.

Аннотация рабочей программы

Дисциплина **ВЫЧИСЛИТЕЛЬНЫЕ УСТРОЙСТВА И СИСТЕМЫ** является дисциплиной **части, формируемой участниками образовательных отношений блока 1**, программы подготовки по направлению *11.05.01 Радиоэлектронные системы и комплексы*. Дисциплина реализуется на факультете И Информационных и управляющих систем БГТУ "ВОЕНМЕХ" им. Д.Ф. Устинова кафедрой И4 РАДИОЭЛЕКТРОННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ.

Дисциплина нацелена на формирование *компетенций*:

ПСК-1 способность осуществлять анализ состояния научно-технической проблемы, определять цели и выполнять постановку задач проектирования;

ПСК-2 способность разрабатывать структурные и функциональные схемы радиоэлектронных систем и комплексов, а также принципиальные схемы радиоэлектронных устройств с применением современных САПР и пакетов прикладных программ;

ПСК-4 способность разрабатывать цифровые радиотехнические устройства на современной цифровой элементной базе с использованием современных пакетов прикладных программ.

Содержание дисциплины охватывает круг вопросов, связанных с особенностями построения вычислительных устройств и систем различного назначения.

Программой дисциплины предусмотрены следующие **виды контроля**:

Текущий контроль успеваемости студентов проводится в дискретные временные интервалы в следующих формах:

- диагностическая работа;
- вопросы для текущего контроля;
- отчет по практическому заданию.

Промежуточная аттестация проводится в формах:

- экзамен.

Общая трудоемкость освоения дисциплины составляет **4 з.е., 144 ч.** Программой дисциплины предусмотрены лекционные занятия (**34 ч.**), практические занятия (**34 ч.**), самостоятельная работа студента (**76 ч.**).

ТЕХНОЛОГИИ И ФОРМЫ ОБУЧЕНИЯ

Рекомендации по освоению дисциплины для студента

Трудоемкость освоения дисциплины составляет 144 ч., из них 68 ч. аудиторных занятий, и 76 ч., отведенных на самостоятельную работу студента.

Рекомендации по распределению учебного времени по видам самостоятельной работы и разделам дисциплины приведены в таблице.

Контроль освоения дисциплины производится в соответствии с Положением о текущем, рубежном контроле успеваемости и промежуточной аттестации обучающихся.

Формы контроля и критерии оценивания приведены в приложении 3 к Рабочей программе.

Наименование работы	Рекомендуемая литература	Трудоемкость, час.
Раздел 1. Введение.		
Изучение предусмотренных программой дидактических единиц раздела 1 с использованием рекомендуемой литературы	В. Л. Бройдо, О. П. Ильина. . Архитектура ЭВМ и систем: СПб.: Питер, 2009 (1,2)	4
Итого по разделу 1		4
Раздел 2. Архитектура процессора и система команд.		
Изучение предусмотренных программой дидактических единиц раздела 2 с использованием рекомендуемой литературы	В. Л. Бройдо, О. П. Ильина. . Архитектура ЭВМ и систем: СПб.: Питер, 2009 (1,2) О. М. Замятина. . Вычислительные системы, сети и телекоммуникации. Моделирование сетей: Москва: Юрайт, 2020 (1,2) Э. Таненбаум. . Архитектура компьютера: СПб.: Питер, 2003 (1,2)	4
Итого по разделу 2		4
Раздел 3. Обмен информацией в вычислительных системах.		
Изучение предусмотренных программой дидактических единиц раздела 3 с использованием рекомендуемой литературы	В. Л. Бройдо, О. П. Ильина. . Архитектура ЭВМ и систем: СПб.: Питер, 2009 (1,2)	14
Итого по разделу 3		14
Раздел 4. Система прерываний микропроцессорной системы.		
Изучение предусмотренных программой дидактических единиц раздела 4 с использованием рекомендуемой литературы	Э. Таненбаум. . Архитектура компьютера: СПб.: Питер, 2003 (1,2)	4
Итого по разделу 4		4
Раздел 5. Система памяти.		
Изучение предусмотренных программой дидактических единиц раздела 5 с использованием рекомендуемой литературы	Э. Таненбаум. . Архитектура компьютера: СПб.: Питер, 2003 (1,2)	11
Итого по разделу 5		11
Раздел 6. Внешние устройства ЭВМ и ПЭВМ.		
Изучение предусмотренных программой дидактических единиц раздела 6 с использованием рекомендуемой литературы	В. В. Воеводин, Вл. В. Воеводин. . Параллельные вычисления: СПб.: БХВ-Петербург, 2015 (1,2)	4

Итого по разделу 6		4
Раздел 7. Параллельные вычислительные системы.		
Изучение предусмотренных программой дидактических единиц раздела 7 с использованием рекомендуемой литературы	Э. Таненбаум. . Архитектура компьютера: СПб.: Питер, 2003 (1,2)	9
Итого по разделу 7		9
Раздел 8. Способы организации высокопроизводительных процессоров.		
Изучение предусмотренных программой дидактических единиц раздела 8 с использованием рекомендуемой литературы	Э. Таненбаум. . Компьютерные сети: СПб.: Питер, 2008 (1,2)	10
Итого по разделу 8		10
Раздел 9. Вычислительные сети.		
Изучение предусмотренных программой дидактических единиц раздела 9 с использованием рекомендуемой литературы	Э. Таненбаум. . Компьютерные сети: СПб.: Питер, 2008 (1,2)	16
Итого по разделу 9		16

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ

Фонд оценочных средств, позволяющие оценить результаты обучения по данной дисциплине, включают в себя:

- диагностическая работа
- вопросы для текущего контроля;
- отчет по практическому заданию;
- экзамен.

Критерии оценивания

Диагностическая работа

Диагностическая работа проводится в форме теста в ЭИОС Moodle:

- при правильном ответе менее чем на 60% вопросов - не аттестация;
- при правильном ответе на 60% вопросов и более - аттестация.

Вопросы для текущего контроля

Студенту предлагается 5 вопросов по результатам прохождения раздела, на которые необходимо дать правильный ответ.. Перечень вопросов приведен в УМК

Отчет по практическому заданию

В рамках индивидуального проекта должно быть разработано микропроцессорное устройство, предназначенное для контроля, управления, регулирования и т.д. различных процессов.

Основным и обязательным модулем микропроцессорного устройства являются микропроцессорный блок. Если для функционирования устройства требуется реализовать системные функции (времязадающие, режим прерывания, режим прямого доступа к памяти (ПДП)), то необходимо использовать соответствующие узлы: таймер, контроллер прерываний, контроллер ПДП. Для подключения внешних устройств служат соответствующие интерфейсы (параллельный и последовательный в зависимости от решаемой задачи).

В рамках индивидуального проекта должны быть решены следующие задачи:

- 1) Выбор тематики проекта. Определение назначения микропроцессорного устройства и областей его применения.
- 2) Обзор имеющихся аналогов и разработка обобщенной структуры устройства, выделение основных функциональных узлов.
- 3) Выбор элементной базы.
- 4) Разработка схемы электрической принципиальной.
- 5) Разработка структуры алгоритма работы микроконтроллера.
- 6) Создание программного кода для микроконтроллера.
- 7) Сборка микропроцессорного устройства. Проверка работоспособности.
- 8) Подготовка презентации* и выступления.

Все задачи разбиваются на этапе. В рамках отчета по этапу представляются слайды презентации с демонстрацией решения поставленных задач.

Экзамен

На экзамене студенту либо выставляется оценка на основе баллов технологической карты, либо предлагается 2 теоретических вопроса. Корректный ответ на один вопрос - "удовлетворительно", неполные ответы на два вопроса - "хорошо". Развернутый ответ на два вопроса - "отлично". Перечень вопросов приведен в УМК.

Паспорт фонда оценочных средств

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %			НАИМЕНОВАНИЕ ОЦЕНОЧНОГО СРЕДСТВА
				ВСЕГО	Лекции	Практические занятия		ПСК-1	ПСК-2	ПСК-4	
4	7	Раздел 1. Введение.	6	2	2	0	4	10	10	10	Вопросы для текущего контроля
4	7	Раздел 2. Архитектура процессора и система команд.	24	20	4	16	4	10	10	10	Отчет по практическому заданию
4	7	Раздел 3. Обмен информацией в вычислительных системах.	30	16	4	12	14	20	20	20	Отчет по практическому заданию
4	7	Раздел 4. Система прерываний микропроцессорной системы.	8	4	4	0	4	10	10	10	Вопросы для текущего контроля
4	7	Раздел 5. Система памяти.	21	10	4	6	11	10	10	10	Отчет по практическому заданию
4	7	Раздел 6. Внешние устройства ЭВМ и ПЭВМ.	8	4	4	0	4	10	10	10	Вопросы для текущего контроля
4	7	Раздел 7. Параллельные вычислительные системы.	13	4	4	0	9	10	10	10	Вопросы для текущего контроля
4	7	Раздел 8. Способы организации высокопроизводительных процессоров.	14	4	4	0	10	10	10	10	Вопросы для текущего контроля
4	7	Раздел 9. Вычислительные сети.	20	4	4	0	16	10	10	10	Вопросы для текущего контроля
Всего за 7 семестр			144	68	34	34	76	100	100	100	
Всего по дисциплине			144	68	34	34	76	100	100	100	

Критерии оценивания

ПСК-1

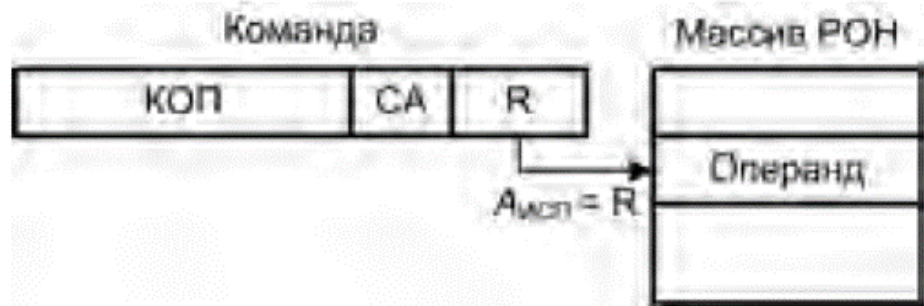
- Вопросы открытого типа:*
- № 1 Зарисовать обобщенную архитектуру Фон-Неймановской вычислительной машины и описать, в чем ее специфика
 - № 2 Зарисовать обобщенную архитектуру Гарвардской вычислительной машины и описать, в чем ее специфика
 - № 3 Какие блоки входят в структуру типового конвейера команд. Представить структуру конвейера.
 - № 4 В чем специфика суперскалярной архитектуры процессора в части выборки команд? Представить структуру суперскалярной архитектуры
 - № 5 Какой разрядности должно быть поле кода операции, если в микропроцессорной системе используется 8 способов адресации операндов?
 - № 6 Что происходит со старшими разрядами регистра при логическом сдвиге вправо?
 - № 7 Что происходит со старшими разрядами регистра при арифметическом сдвиге вправо?
 - № 8 Что происходит с младшими разрядами регистра при логическом сдвиге влево?
 - № 9 Что происходит с младшими разрядами регистра при логическом сдвиге вправо?
 - № 10 При нульадресном формате команды в составе кода команды имеется_____
- Вопросы закрытого типа:*
- № 1 Какие ЭВМ имеют производительность порядка десятков петафлопс
 - суперЭВМ
 - мейнфреймы
 - миниЭВМ
 - микроЭВМ
 - № 2 Какие из перечисленных типов ЭВМ не относятся к категории сверхмалых
 - мейнфреймы
 - Рабочие станции
 - Коммуникаторы
 - серверы
 - № 3 Фон-неймановская архитектура микропроцессорной системы предполагает
 - Наличие отдельных устройств памяти для команд и данных
 - Наличие общего устройства памяти для команд и данных
 - Раздельное подключение устройств ввода/вывода
 - Одновременное подключение устройств ввода/вывода
 - № 4 Гарвардская архитектура микропроцессорной системы предполагает
 - Наличие отдельных устройств памяти для команд и данных
 - Наличие общего устройства памяти для команд и данных
 - Раздельное подключение устройств ввода/вывода
 - Одновременное подключение устройств ввода/вывода
 - № 5 Выберите позицию, не характерную для CISC-архитектуры
 - Многобайтовые команды
 - Малое количество регистров

- Одно исполнительное устройство
- № 6 Большое количество регистров
Какие из указанных позиций обычно не относят к основным характеристикам вычислительного устройства
- Разрядность
- Производительность
- Быстродействие
- № 7 Периферия
Какой из блоков не является обязательным при разработке вычислительного устройства
- Блок памяти
- Блок интерфейсов
- Блок микропроцессора
- № 8 Блок датчиков
Какой цифровой узел в составе микропроцессора отвечает за выполнение вычислительных операций
- АЛУ
- АЦП
- ЦАП
- № 9 Регистры
Схема управления выборкой команд позволяет микропроцессору
- Реагировать на запросы прерываний
- Реализовывать конвейер команд
- Осуществлять логику управления
- № 10 Реализовывать прямой доступ к памяти
В чем специфика суперскалярной архитектуры по сравнению с простым конвейером
- Параллельно работает много аналогичных конвейеров
- Конвейер один, но много исполнительных устройств
- Отсутствует блок декодирования
- Несколько процессоров работают в «параллель»

ПСК-2

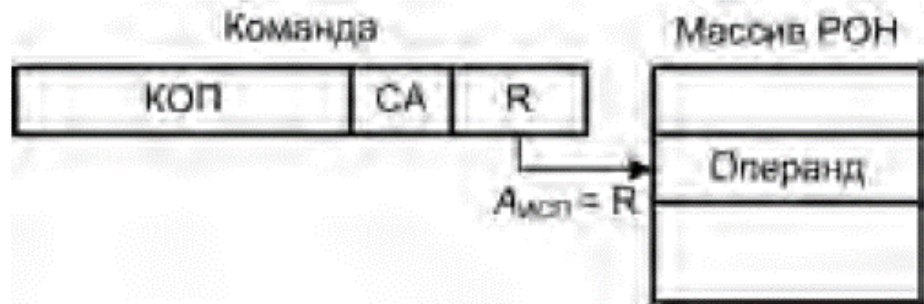
Вопросы открытого типа:

- № 1 Зарисовать схему прямой адресации операндов и дать текстовые пояснения.
- № 2 Зарисовать схему регистровой адресации операндов и дать текстовые пояснения.
- № 3



Если в процессоре имеется 16 регистров общего назначения, какова будет разрядность адресного поля команды?

№ 4



Если в процессоре имеется 8 регистров общего назначения, какова будет разрядность адресного поля команды?

№ 5

Зарисовать обобщенную структуру микропроцессорной системы. Дать текстовые пояснения.

№ 6

Зарисовать внутреннюю структуру процессора. Дать текстовые пояснения.

№ 7

В каком из внутренних регистров процессора содержатся системные флаги, флаги управления и флаги состояния?

№ 8

Зарисовать схему прямого доступа к памяти (ПДП), дать текстовые пояснения по специфике работы ПДП.

№ 9

Операция на шине называется _____

№ 10

Зарисовать схему передачи адреса ведомого устройства по мультиплексируемой шине.

Вопросы закрытого типа:

№ 1

В обобщенный формат команды микропроцессора не входит

Поле кода операции

Поле способа адресации

Поле адресов операндов

Поле кода прерываний

№ 2

Каких операций сдвигов не существует

Логических вправо

Циклических влево

Арифметических влево

Декрементного влево

№ 3

CISC-процессоры – это процессоры

С полным набором команд

С уменьшенным набором команд

Мультимедийные

- № 4 Сигнальные
RISC – процессоры – это процессоры
С полным набором команд
С уменьшенным набором команд
Мультимедийные
- № 5 Сигнальные
К какой категории команд микропроцессора относятся операции сдвигов
Команды арифметической обработки
Команды логической обработки
Команды пересылки данных
- № 6 Команды ввода/вывода
Какой из указанных типов команд микропроцессора может изменять порядок следования команд в программе
Команды пересылки данных
Команды обработки данных
Команды ввода/вывода
- № 7 Команды управления потоками команд
Операция на шине - это
Транзакция
Конкатенация
Квитанция
- № 8 Протокол
Каких типов шин не существует
Шины ввода/вывода
Шины «процессор/память»
Шины с таймерами
- № 9 Системные шины
В состав системной шины входят
Шина управления
Шина адреса
Шина данных
- № 10 Шина процессов
Как называется процесс передачи адреса и данных по одним и тем же линиям, но в разных тактах
Временное разделение каналов
Временное мультиплексирование
Временная обработка данных
Временной арбитраж

ПСК-4

Вопросы открытого типа:

- № 1 Зарисовать схему передачи данных для ведомого устройства по мультиплексируемой шине.
- № 2 Зарисовать схему микропроцессорной системы с двумя видами шин. Дать текстовые пояснения.
- № 3 Какое количество раз необходимо обратиться к памяти при косвенном типе адресации?
- № 4 Какое количество раз необходимо обратиться к памяти при косвенной регистровой адресации?
- № 5 При непосредственной адресации операнд находится _____
- № 6 Исходные уровни приоритета потенциально ведущих устройств на шине:
- 1 устройства – 1;
- 2-е устройство – 2;
- 3-е устройство – 3;
- 4-е устройство – 4.
- Какой уровень приоритета будет у 3-го устройства после очередного цикла арбитража в случае простой циклической смены приоритетов?
- № 7 Исходные уровни приоритета потенциально ведущих устройств на шине:
- 1 устройства – 1;
- 2-е устройство – 2;
- 3-е устройство – 3;
- 4-е устройство – 4.
- Какой уровень приоритета будет у 1-го устройства после очередного цикла арбитража в случае простой циклической смены приоритетов?
- № 8 Исходные уровни приоритета потенциально ведущих устройств на шине:
- 1 устройства – 1;
- 2-е устройство – 2;
- 3-е устройство – 3;
- 4-е устройство – 4.
- Какой уровень приоритета будет у 1-го устройства после обслуживания 4-го устройства в случае циклической смены приоритетов с учетом последнего запроса?
- № 9 Исходные уровни приоритета потенциально ведущих устройств на шине:
- 1 устройства – 1;
- 2-е устройство – 2;
- 3-е устройство – 3;
- 4-е устройство – 4.
- Какой уровень приоритета будет у 4-го устройства после обслуживания 2-го устройства в случае циклической смены приоритетов с учетом последнего запроса?
- № 10 В каком регистре процессора изменится состояние разряда, если в результате вычислений получилось деление на ноль?

Вопросы закрытого типа:

- № 1 В каком из указанных алгоритмов арбитража на шине все устройства имеют одинаковый приоритет
- на основе фиксированного кванта времени
 - Циклической смены приоритетов с учетом последнего запроса
 - Наиболее давнего использования
- № 2 Смены приоритетов по случайному закону
- Какое количество раз необходимо обратиться к памяти при косвенном типе адресации
- Ни разу
 - Один раз
 - Два раза
 - Три раза
- № 3 Какое количество раз необходимо обратиться к памяти при косвенной регистровой адресации
- Ни разу
 - Один раз
 - Два раза
 - Три раза
- № 4 Где находится операнд при непосредственной адресации
- В коде команды
 - В базовом регистре
 - В регистре общего назначения процессора
 - В основной памяти
- № 5 В каком из регистров процессора каждый разряд имеет отдельное смысловое назначение
- Регистр общего назначения
 - Базовый регистр
 - Регистр признаков
 - Регистр указателя команд
- № 6 Схема управления прямым доступом к памяти предназначена
- Для доступа внешнего устройства к памяти под управлением процессора
 - Для доступа внешнего устройства к памяти под управлением контроллера
 - Для доступа процессора к произвольной ячейке памяти
 - Для доступа процессора к памяти внешнего устройства
- № 7 В каком регистре процессора изменится состояние разряда, если в результате вычислений получилось деление на ноль
- Регистр общего назначения
 - Базовый регистр
 - Регистр признаков

- № 8 Регистр указателя команд
Линии тактирования и синхронизации в составе системной шины входят в группу линий, называемых
- Шиной данных
- Шиной адреса
- Шиной управления
- Шиной питания
- № 9 В каком из методов повышения эффективности шин одиночный адресный цикл сопровождается множественными циклами чтения или записи данных
- Пакетный режим пересылки информации
- Конвейеризация транзакций
- Расщепление транзакций
- Ускорение транзакций
- № 10 В каком из методов повышения эффективности шин требуется тегирование транзакций?
- Пакетный режим пересылки информации
- Конвейеризация транзакций
- Расщепление транзакций
- Ускорение транзакций